

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
21. November 2002 (21.11.2002)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 02/093725 A1**

(51) Internationale Patentklassifikation: **H02M 1/15, 1/14**

(72) Erfinder; und

(21) Internationales Aktenzeichen: **PCT/EP02/04055**

(75) Erfinder/Anmelder (nur für US): **KLOTZ, Frank** [DE/DE]; Emdenstrasse 63, 81735 München (DE). **PET-ZOLDT, Jürgen** [DE/DE]; Schleusinger Strasse 12, 98893 Ilmenau (DE). **RAFOTH, Axel** [DE/DE]; Laurembergstrasse 34, 18059 Rostock (DE).

(22) Internationales Anmeldedatum:  
11. April 2002 (11.04.2002)

(25) Einreichungssprache: **Deutsch**

(74) Anwalt: **BICKEL, Michael**; Westphal, Mussnug & Partner, Mozartstrasse 8, 80336 München (DE).

(26) Veröffentlichungssprache: **Deutsch**

(81) Bestimmungsstaaten (national): **JP, US.**

(30) Angaben zur Priorität:  
101 24 114.3 17. Mai 2001 (17.05.2001) **DE**

(84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).

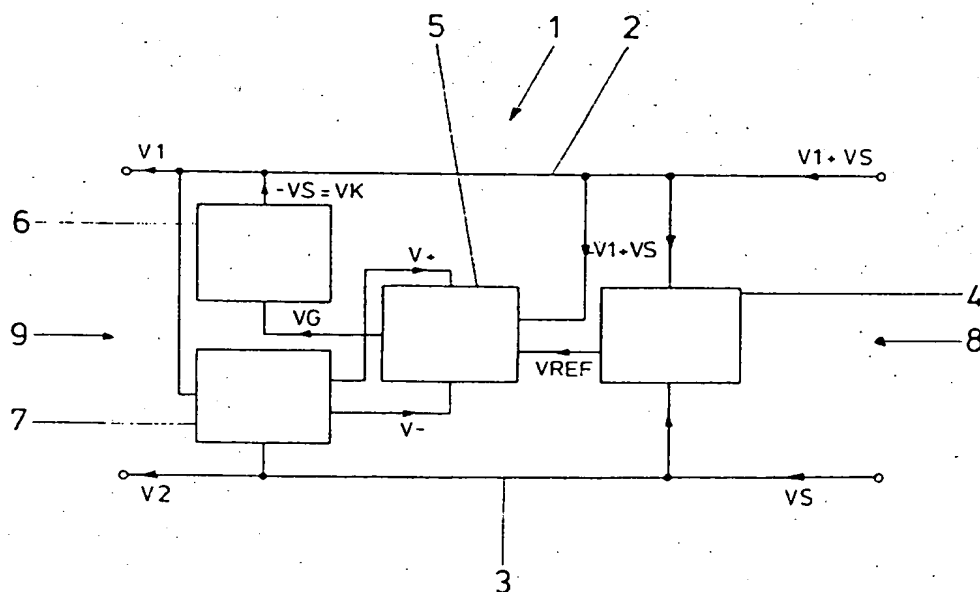
Veröffentlicht:

— mit internationalem Recherchenbericht

[Fortsetzung auf der nächsten Seite]

(54) Title: **CIRCUIT ARRANGEMENT FOR VOLTAGE STABILISATION**

(54) Bezeichnung: **SCHALTUNGSANORDNUNG ZUR SPANNUNGSSTABILISIERUNG**



(57) Abstract: The invention relates to a circuit arrangement for voltage stabilisation, arranged between two signal lines, each with a signal, whereby an interference signal is superimposed on at least one signal, comprising an amplifier circuit, which records a signal derived from the interference signal as the difference from a reference signal, amplifies the above and generates a counter-phase signal to the above. Said arrangement further comprises a matching circuit in series with the amplifier circuit, which generates a compensation signal from the counter-phase signal and superimposes the same on the signal, superimposed with the interference potential.

[Fortsetzung auf der nächsten Seite]

WO 02/093725 A1